

CCD 和 CID 固态检测器

技术概述

5110 ICP-OES



前言

许多现代 ICP-OES 的检测系统已经从传统的光电倍增管 (PMT) 发展到了包括电荷耦合器件 (CCD) 和电荷注入器件 (CID) 在内的固态电荷转移器件。检测器的作用没有改变，仍然是将在等离子体中生成的分析物发射的光能量（光子）转化为可定量的电信号。与 PMT 检测器相比，固态检测器具有以下优点：

- 与基于 PMT 的同步测量 ICP-OES 相比，可选择分析物波长更多，灵活性更强
- 可实现同时测定，与序列扫描 ICP-OES 相比，分析速度更快
- 中阶梯光栅光学元件更小，分析稳定性更强，可进一步完善检测器的二维布局



Agilent Technologies

在二十世纪 90 年代中期之前，基于 PMT 的全谱直读 ICP-OES 显著提高了序列系统的样品通量，但是其灵活性不够强，不足以适应实验室不断变化的需求。由于仪器可选择的波长有限，因此在购买之前需提前了解分析物的波长。为了覆盖其他分析物波长，通常需要配备额外的 PMT 检测器。诸如 CCD 和 CID 一类的固态检测系统则能很好地克服许多基于 PMT 的全谱直读系统的固有缺陷。这些现代化 ICP 使用维护成本更低、灵活性更强，硬件和软件功能也更强大，可以提供实验室所需的更高的分析效率。

早期的 CCD 检测器是针对 ICP-OES 开发的，CCD 技术以及相关的开发成本都很高。早期的 CCD 控制技术也存在一些局限，尤其是读取电路在今天看来不但非常慢，还很繁杂。因此，一些早期的用于 ICP-OES 的 CCD 检测器实际上是分段 CCD，也称 SCD。考虑到新型 CCD 的开发成本，时至今日，某些 SCD 在 ICP-OES 系统中仍有应用。SCD 设计方面的局限意味着这些检测器只能覆盖波长范围内特定的一部分，即只能选择“片段”。由于读取电路速度慢，当选择了多个波长，或者同一个样品测定了不同强度的波长时，就会需要更多的时间。这样一来，即使采用相同的方法，不同样品的分析时间也不一样。

随着第一代 CCD 和 CID 检测器的推出并应用于 ICP-OES，人们对这两种检测器的优点有诸多争论。CCD 以其高灵敏度和低噪音而著称，它可提供低的检测限和卓越的信噪比。相反，CID 被认为能够提供包括无损读取 (NDRO) 在内的更好的检测器控制，它可以将累积信号从曝光的像素中提取出来并测定，然后再将这些信号返回到像素中以供进一步采集。鉴于 CID 的噪音性能相对来说更差，NDRO 提供了一种提高仪器信噪比性能的替代途径。

检测器制冷

电荷转移器件通常但不总是会冷却到零度以下。通常借助帕尔帖冷却设备来实现冷却。CCD 和 CID 是半导体设备，当检测器没有暴露于任何光源时，它们会有背景信号噪音，也称“暗电流”。冷却检测器可降低暗电流，从而显著改善检测限。

并不是所有全谱直读 ICP-OES 都能提供检测器冷却，这通常是非中阶梯光栅光学系统设计的局限所在。为了覆盖必需的波长范围，有一种设计采用了多达 32 个检测器，但冷却所有检测器的成本高昂，这种设计是不可取的。因此，只好牺牲了检测限。这正是人们通常使用中阶梯光栅光学系统的原因，因为这种系统能够很好完善二维固态检测器阵列，而且通常只需一个检测器即可覆盖整个必需的波长范围。

虽然一个阵列检测器即可捕获整个波长范围，但是许多 ICP-OES 系统并没有这样做，在捕获目标波长范围时，它们要么采用多个 CCD/SCD 检测器，要么在单个 CID 检测器上使用多个入射狭缝（需序列读数）。

现代 ICP 中的 CCD 和 CID 冷却后的温度范围介于 15 °C 至 -70 °C 之间，检测器操作温度越高，暗电流信号越高，这会给检测限带来负面的影响。暗电流与温度之间存在非线性关系，当检测器温度低至一定值时，再降低温度对检测限的正面作用可忽略不计。另外，还需考虑进一步冷却的成本以及越来越高的冷凝风险。当温度低于 -45 °C 时，过低的温度会使检测器附近的露点被降低到危险地步，检测器面临表面结霜的风险。这对检测器的操作来说非常不利。这种情况下，需使用昂贵的气体过滤系统以去除通过检测器的氩气流中的水分。

或者，可以将检测器严格密封在惰性气体中，这样就无需使用检测器吹扫气体和相应的气体过滤系统。

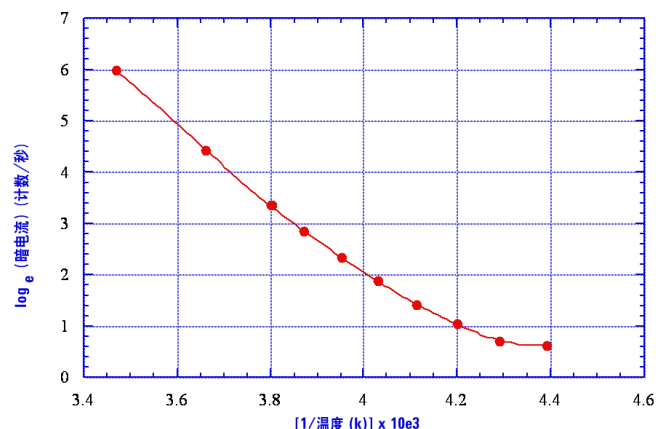


图 1. 检测器温度与 Agilent VistaChip II CCD 检测器暗电流性能之间的关系。操作温度为 -40°C (X 轴上的 4.3) 时，暗电流的性能大约为每秒每像素 7 个电子 (Y 轴上的 0.7)。相对的，为了达到相似的暗电流，CID 需冷却至 -45°C 以下

低紫外区的性能

ICP-OES 的波长范围下端通常会延伸至低紫外区（一般可低至约 167 nm）。用于绝缘检测器感光像素的二氧化硅层可吸收 167–200 nm 范围内的分析物发射谱线，降低铝、硫、磷、砷和硒等重要分析物的波长灵敏度。为了提高紫外范围的量子化效率，CID 使用了荧光表面涂层。当进入的低紫外光子与涂层发生碰撞时，会发射出波长更长的二级光子，它可以穿过二氧化硅层。但是荧光涂层会随时间降解，因此需定期更换。

对于 ICP-OES 中使用的 CCD 检测器来说，增加荧光涂层的做法并不常见。相反，这类检测器主要通过更优异的设计来改善低紫外波段的传输效率，这样就可免去持续维护的费用。这些设计包括：

- 通过化学手段打薄外面的二氧化硅层
- 向二氧化硅化合物中添加掺杂剂
- 采用背照式 CCD 以增加检测器的有效面积（因为无需整合电路）
- 级次之间设计为控制电路

CID 特性

现代 CID 提供随机存取积分 (RAI) 和无损读取 (NDRO)，无需破坏累积的电荷（信号）即可以不同的速度测定检测器像素。RAI 能根据进入的信号强度在分析物波长处（或目标区域）自动调整有效积分时间。在测定时，如果采集到了足够的高于背景的信号，这些信号会被处理并测定。否则，在处理信号前会花更多的时间来积累信号以提高信噪比。由于像素数大于 260000，通常只观察目标区域 (ROI)。如若不然，用于重复积分大量像素的时间过长，就会延长分析时间并增加像素饱和的风险。这一特性意味着需测定的波长越多，读取时间也就越长，这样一来会增加使用多个波长的方法的样品分析时间。

Agilent 5110 VistaChip II CCD

尽管 ICP-OES 中使用的大多数 CCD 和 CID 检测器的像素设计包含大面积的像素阵列，Agilent 5110 ICP-OES 采用的是一种特别定制的专利 CCD 检测器（图 2）。被称为 VistaChip II 的检测器将 CCD 卓越的噪音性能和灵敏性与 CID 出色的像素控制完美地结合在一起。VistaChip II 采用了图像映射技术 (I-MAP)，只需 70 个对角线性阵列（DLA，上面布有 70000 个光敏像素）即可覆盖 167-785 nm 的全波长范围，不浪费任何一个像素。VistaChip 的高速控制电子元件位于每个线性阵列之间，可完全控制像素并为像素提供自适应积分功能和防溢出保护。

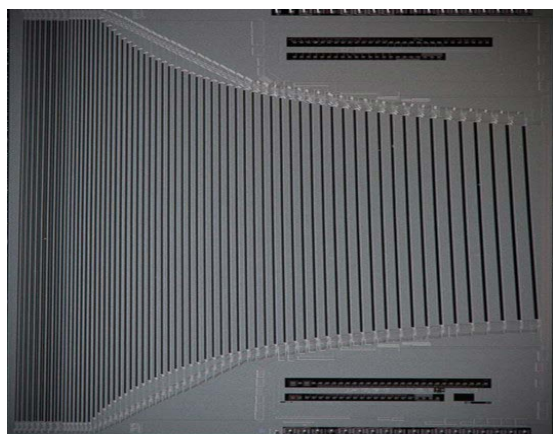


图 2. 特别定制的专利 CCD 检测器。它拥有独特的 I-MAP 和 AIT、无与伦比的速度和多功能性，可覆盖 167-785 nm 的全波长范围

安捷伦的 CCD 被严格密封在惰性气体中，可免受湿气、烃类和颗粒的影响，无需额外的气体吹扫、启动延迟或维护。安装在三级帕尔帖设备上的 VistaChip II 可精确冷却至 -40°C ，这个温度比之前在 Agilent 700 系列 ICP-OES 上应用的 VistaChip II 的温度还低 5°C ，可确保暗电流噪音降到最低。

自适应积分技术

自适应积分技术 (AIT) 可实时观察像素，无论进入的信号强度如何，都可对所有分析物波长进行同时积分。为了获得最佳信噪比，会同时对各个波长的积分时间做出调整。由于 VistaChip II 和 AIT 具有真正意义上的同时性，即使在方法中增加波长也不会耗费额外的时间。

自适应积分能够同时收集所有元素的瞬时信号，尤其适用于包括色谱和激光剥蚀在内的形态分析类的应用。

VistaChip II 的像素处理速度高达 1 MHz，树立了 ICP-OES 检测器速度的标杆。双相读取电路可同时从检测器的两侧读取像素（图 3a 和 3b），确保读取速度比任何同类竞争产品的都快。与其他 CCD 和 CID 相比，它大大扩展了检测器的动态范围上限，降低了像素饱和及信号超范围的可能性。VistaChip II 能够自适应选择 1 微秒到 100 秒之间的积分时间，从而提供 8 个数量级的动态范围。

当极强信号导致像素饱和时（这一情况极少发生），VistaChip II 可为每个像素提供防溢出保护，使得即使存在超范围信号也仍然可测定弱信号。

防溢出

当过曝或饱和像素的电荷溢出到邻近的像素或电路，破坏了该区域所采集的信息完整性时，即为像素溢出。不够先进的电荷转移器件检测器更容易溢出。尽管某些 CCD 提供像素片段之间的溢出保护，它们并不一定能够保护片段内的单个像素。与之相对的，Agilent VistaChip II CCD 可为全部像素提供溢出保护，多余的电荷会被引入防溢出引流槽。

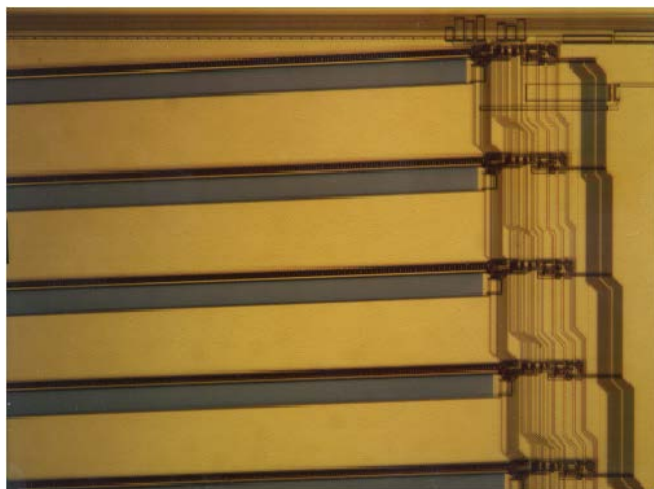


图 3a. 放大的图像显示了 Agilent VistaChip II CCD 检测器上含光敏像素和相应读取电路的 5 个线性阵列

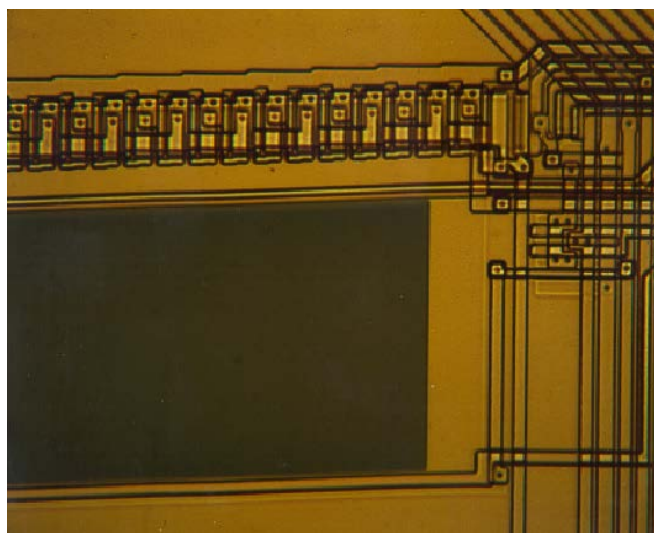


图 3b. 进一步放大可看到每个像素上方具有自适应积分功能的控制电路。还可看见位于每个像素阵列下方的防溢出电路（引流槽）

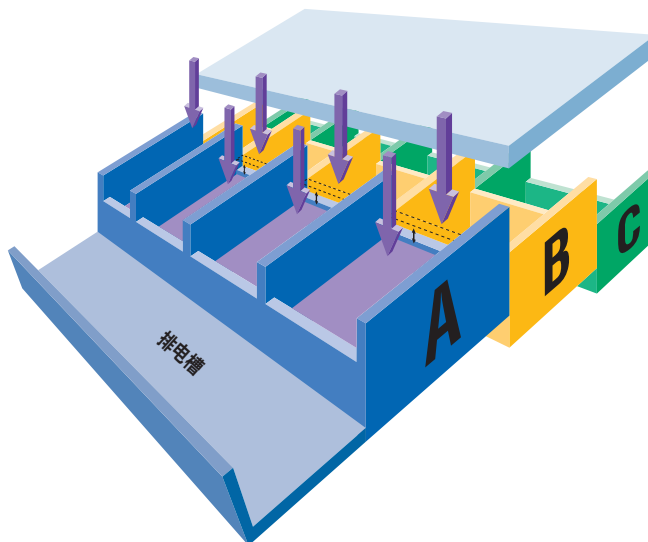


图 4. VistaChip II CCD 上单个 DLA 的示意图，展示了像素之间潜在的屏障和防溢出引流槽

总结

第二代 Agilent VistaChip II 实现了强强组合，将 CCD 的卓越分析性能与 CID 的快速、自适应积分性能以及溢出保护性能完美地结合在了一起。严格密封的 VistaChip II 无需气体吹扫或启动延迟。

有了 VistaChip II 作为核心，Agilent 5110 ICP-OES 只需一次读数即可测定整个波长范围，无需多个检测器或多条狭缝。Agilent 5110 ICP-OES 的所有配置（包括同步垂直双向观测 (SVDV)，垂直双向观测 (VDV) 以及专门的垂直观测 (RV)) 都采用了耐用的垂直炬管，具有卓越的稳定性、精密度和分析效率，可提供业界领先的样品通量和最低的气体消耗。

查找当地的安捷伦客户中心：
www.agilent.com/chem/contactus-cn

免费专线：
800-820-3278, 400-820-3278 (手机用户)

联系我们：
LSCA-China_800@agilent.com

在线询价：
www.agilent.com/chem/erfq-cn

www.agilent.com

安捷伦不对本文可能存在的错误或由于提供、
展示或使用本文所造成的间接损失承担任何责任。

本文中的信息、说明和技术指标如有变更，恕不另行通知。

© 安捷伦科技（中国）有限公司，2016
2016 年 5 月 1 日，中国出版
出版号：5991-4842CHCN



Agilent Technologies